

인승령경1. 등록특허번호 제0229380호(1999.11.01) 1주.

10-0229380

(19) 대한민국특허청(KR)
(12) 등록특허공보(B1)

(51) Int. Cl. ⁸ G09B 3/36	(45) 공고일자 (11) 등록번호 (24) 등록일자	1999년 11월 01일 10-0229380 1999년 08월 16일	
(21) 출원번호 (22) 출원일자	10-1997-0019142 1997년 05월 17일	(65) 공개번호 (43) 공개일자	특 1998-0083732 1998년 12월 05일

(73) 특허권자	엘지전자주식회사 구자홍
(72) 발명자	서울특별시 영등포구 여의도동 20번지 안길범
(74) 대리인	경기도 안양시 호계동 533 제1연구단지 김영호

심사관 : 이상목

(54) 디지털방식의 액정표시판넬 구동회로

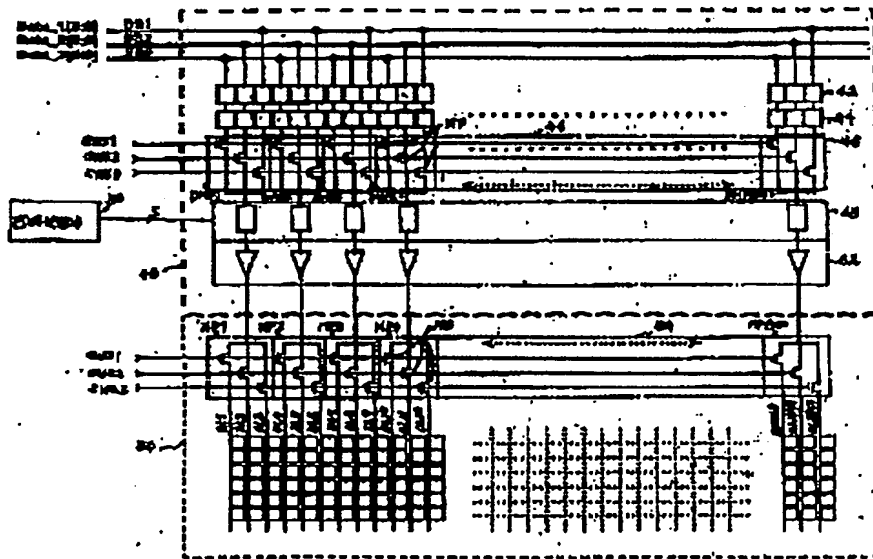
요약

본 발명은 디지털 영상신호에 의해 액정표시판넬을 구동하여 화상이 액정표시판넬에 표시되도록 하는 디지털 방식의 액정표시판넬 구동회로에 관한 것이다.

이 디지털방식의 액정표시판넬 구동회로는 n 개의 화소데이터를 입력하여 일시적으로 보관하기 위한 기억소자어레이와, 기억소자어레이로부터의 n 개의 화소데이터를 k 개씩 순차적으로 아날로그 화소신호로 변환하기 위한 디지털-아날로그변환기어레이와, 기억소자어레이로부터의 n 개의 화소데이터중 k 개의 화소데이터를 선택하고 그 선택된 k 개의 화소데이터를 상기 디지털-아날로그변환기 어레이쪽으로 전달하기 위한 디멀티플렉서어레이와, 액정표시판넬상의 n 개의 데이터라인중 k 개의 데이터라인을 선택하고 디지털-아날로그변환기어레이로부터의 k 개의 화소신호를 그 선택된 k 개의 데이터라인쪽으로 전달하기 위한 멀티플렉서어레이를 구비한다.

상기 구성에 의하여, 디지털방식의 액정표시판넬 구동회로는 회로구성을 간소화함은 물론 순간전력소모량을 감소시킬 수 있는 이점을 제공한다.

도면



6-1

10-0229380

영상

[발명의 명칭]

디지털방식의 액정표시판넬 구동회로

[도면의 간단한 설명]

제1도는 종래의 디지털영상신호용 액정표시판넬 구동회로가 적용된 액정 표시장치를 도시하는 도면.

제2도는 본 발명의 실시 예에 따른 디지털방식의 액정표시판넬 구동회로가 적용된 액정표시장치를 도시하는 도면.

제3도는 제2도에 도시된 구동회로의 각부분의 동작타이밍도.

* 도면의 주요부분에 대한 부호의 설명

10, 30 : 액정표시판넬

20, 40 : 액정표시판넬 구동회로

22, 42 : 제1 래치머러미

24, 44 : 제2래치머러미

26, 46 : D-변환기머러미

28, 52 : 출력증폭기머러미

46 : 디멀티플렉서머러미

50 : 감마보정부

54 : 멀티플렉서머러미

[발명의 상세한 설명]

본 발명은 액정표시판넬을 이용하는 표시장치에 관한 것으로, 특히 액정 표시판넬을 디지털(Digital) 영상신호에 의해 구동하는 디지털방식의 액정표시판넬 구동회로에 관한 것이다.

최근, 영상매체는 시청자에게 고해상도의 화상을 제공하기 위한 방안으로 기존의 아날로그(Analog) 영상신호 대신에 정보의 압축이 용이한 디지털 영상신호로 전송하는 방식으로 전환되어가고 있는 추세에 있다. 이에 따라, 영상표시 장치의 한 종류인 액정표시판넬도 기존의 아날로그 영상신호 대신 디지털 영상신호에 의해 구동될 수 있어야 하는 입장에 처하게 되었다. 이를 위하여, 액정 표시판넬용 구동회로는 아날로그신호를 요구하는 액정표시판넬의 화소들을 구동하기 적합하도록 새롭게 구성되고 있다. 그 결과, 액정표시판넬 구동회로는 기존의 아날로그방식의 액정표시판넬 구동회로와 디지털방식의 액정표시판넬 구동회로가 병존하고 있다.

이러한 액정표시판넬 구동회로는 액정표시판넬상의 화소들 각각에 영상신호에 해당하는 전압을 정확하게 인가할 수 있는 충분한 신호공급시간을 확보하여야만 한다. 이를 해결하기 위하여, 아날로그방식의 액정표시판넬 구동회로로서는 1수평주사라인상의 화소들을 2개 이상의 일정한 갯수씩 순차적으로 구동하는 방안이 일본국 공개특허공보 제1995-181933호에 개시되었다. 이 일본국 공개특허공보 제1995-181933호에 따르면, 아날로그방식 액정표시판넬 구동회로는 지연소자를 이용하여 영상신호를 지연시키고 지연된 영상신호는 수평라인상의 중간부분으로부터 유출되어 이르는 화소들에 그리고 지연되지 않은 영상신호는 직육면체로부터 중앙부분에 이르는 화소들에 순차적으로 인가하였다. 이와같은 아날로그방식 액정표시판넬 구동회로는 아날로그 영상신호를 화소의 구동전압으로써 그대로 사용하기 때문에 수평라인상의 화소들을 2개씩 순차적으로 구동하여도 화소별로 충분한 신호공급시간을 확보할 수 있었다.

이와는 달리, 디지털방식 액정표시판넬 구동회로는 디지털 영상신호를 아날로그 영상신호로 변환하는 신호변환시간을 요구하기 때문에 상기 일본국 공개 특허공보 제1995-181933호에서와 같은 아날로그방식 액정표시판넬 구동방안으로는 화소별 신호공급시간을 충분히 확보할 수 없다. 이에 따라, 디지털방식 액정표시판넬 구동회로는 1수평라인상의 화소들을 동시에 구동하도록 제1도에 도시된 바와 같이 구성되었다.

제1도를 참조하면, 액정표시판넬(10)은 각각 수직방향으로 배열된 600개의 화소들에 접속된 2400개의 데이터라인(DL1 내지 DL2400)을 구비한다. 그리고 액정표시판넬(10)상의 600×2400개의 화소들을 구동하기 위한 구동회로(20)는 제1내지 제3데이터버스(Data Bus : DB1 내지 DB3)에 접속된 제1래치머러미(22)와, 이 제1 래치머러미(22)에 접속 접속되어진 제2 래치머러미(24), 디지털-아날로그(Digital-Analog ; 이하 "D-A"라 함) 변환기머러미(26) 및 출력증폭기머러미(28)로 구성된다. 제1 및 제2 래치머러미(22, 24)는 각각 2400개의 래치들로 구성된다. 제1 래치머러미(22)에 포함된 2400개의 래치들은 800개씩 구분되어 제1 내지 제3데이터버스(DB1 내지 DB3)에 분산 접속된다. 아울러, 제1 래치머러미(22)에 포함된 2400개의 래치들은 3개씩 순차적으로 구동되어 제1 내지 제3데이터버스(DB1 내지 DB3)로부터 1수평라인분의 적색(이하 "R"이라 함), 녹색(이하 "G"라 함) 및 청색(이하 "B"라 함) 화소데이터를 입력한다. 그리고 제2 래치머러미(24)에 포함된 2400개의 래치들은 각각 제1 래치머러미(22)의 2400개의 래치들로부터의 화소데이터를 동시에 입력하여 D-A변환기머러미(26)측으로 전송한다. 그러면, D-A변환기머러미(26)은 제2 래치머러미(24)로부터의 2400개의 화소데이터를 모두 화소신호로 변환하고 그 변환되어진 2400개의 화소신호를 출력증폭기머러미(28)에 공급한다. 이를 위하여, D-A변환기머러미(26)은 도시하지 않은 감마보정부로부터의 일정한 갯수(예를 들면, 5개)의 변환소스신호들을 공통적으로 입력하는 2400개의 D-A변환기들로 구성된다. 이들 2400개의 D-A변환기들은 각각 제2 래치머러미(24)의 해당래치로부터의 화소데이터의 논리값에 따라 변환소스신호들의 일부 또는 전부를 가산함으로써 화소신호를 발생하게 된다. 마지막으로, 출력증폭기머러미(28)은 D-A변환기머러미(26)로부터의 2400개의 화소신호들을 일정한 증폭율로 증폭하고 그 증폭된 2400개의 화소신호들을 액정표시판넬(10)의 2400개의 데이터라인(DL1 내지 DL2400)에 분산 공급한다. 이를 위하여, 출력증폭기머러미(28)도 D-A변환기머러미(26)의 2400개의 D-A변환기들에 분산접속된 2400개의 출력증폭기들을 구비한다.

이상과 같이, 종래의 디지털방식의 액정표시판넬 구동회로는 액정표시판넬상의 1수평라인분의 화소들을

10-0229380

동시에 구동하며 화소별 신호공급시간을 충분하게 확보할 수 있었다. 그러나, 종래의 디지털방식의 액정 표시 패널 구동회로에서는 액정표시패널의 수평라인에 포함된 화소의 수에 해당하는 0-스캔라인들과 출력중폭극이들이 사용되어야 하므로 그 회로구성이 복잡해지는 것은 물론이거니와 부피도 커지게 된다. 아울러, 종래의 디지털방식의 액정표시패널 구동회로에서는 많은 수의 0-스캔라인들과 출력중폭극이들이 동시에 구동되어야 하므로 순간전력소모를 매우 커지게 한다.

따라서, 본 사업의 목적은 회로구성을 간소화 할 수 있고 습각 전력소모를 감소시킬 수 있는 디지털방식의 액티브표시장치의 구현기술을 제공함에 있다.

본 민영의 다른 목적은 액정표시판넬의 인플레이션의 수량을 감소시킬 수 있는 디지털방식의 액정표시판넬 구조회로를 제공함에 있다.

상기 목적을 달성하기 위하여, 본 발명에 따른 디지털본신의 역점표시판별 구성회로는 수직방향으로 배열된 n 개의 화소들에 종횡적으로 접속되고 수평방향으로 나란하게 배열된 k 개의 데이터라인을 가지는 배열 표시전달과, n 개의 화소데이터를 입력하여 표시점으로 보환하기 위한 기적소자어레이와, 기적소자어레이로부터 n 개의 화소데이터를 k 개의 화소데이터를 k 개씩 순차적으로 마다를 그 화소신호로 변환하기 위한 디지털-아날로그 변환기어레이와, 기적소자어레이와 디지털-아날로그 변환기어레이 사이에 접속되어 기적소자어레이로부터 n 개의 화소데이터를 k 개의 화소데이터를 선택하고 그 선택된 k 개의 화소데이터를 상기 디지털-아날로그 변환기어레이에 공급하기 위한 디지털-아날로그 변환기어레이와, 디지털-아날로그 변환기어레이와 n 개의 데이터라인들 사이에 설치되어 n 개의 데이터라인들 중 k 개의 데이터라인을 선택하고 디지털-아날로그 변환기어레이로부터 k 개의 화소신호를 그 선택된 k 개의 데이터라인들로 전달하기 위한 멀티플렉서어레이를 구비한다.

한편, 환경에 관한 디지털식별정보표지시스템 구축위원회에서는 문헌분석서여래이가 역정보표지시스템에 탑재되도록 하여 역정보표지시스템의 인플라인의 수를 축소화 한다.

대한민국에 사는 모든 국민에게
대한민국을 위하여 헌신할 것을
약속하고 있다.

이하, 본 발명의 바람직한 실시 예를 첨부한 제2도 및 제3도를 참조하여 상세하게 설명하기로 한다.

제2도를 참조하면, 본 발명의 실시 예에 따른 디지털방식의 역정표시판별 구동회로를 포함하는 역정표시 장치에 도시되어 있다. 제2도에 있어서, 역정표시 장치는 역정표시판별(30)에 접속되어진 액정표시판별 구동회로(40)를 구비한다. 역정표시판별(30)은 각각 수직변환으로 배열된 600개의 화소들에 공통적으로 접속된 240개의 데이터라인(DL1 내지 DL240)을 구비한다.

한편, 역경표시판넬(30)상의 600×2400 개의 화소들을 구동하기 위한 구동회로(40)는 제1 내지 제3 데이타버스(D01 내지 D03)에 접속된 제1 래치어레이(42)와, 이 제1 래치어레이(42)에 접속 접속되어진 제2 래치어레이(44), 디멀티플렉서어레이(46) 및 0- 2^N-1 개의 제1 및 제2 래치어레이(42, 44)는 각각 2400개의 래치들로 구성된다. 제1 래치어레이(42)에 포함된 2400개의 래치들은 800개씩 구별되어 제1 내지 제3 데이타버스(D01 내지 D03)에 분산 접속된다. 아울러, 제1 래치어레이(42)에 포함된 2400개의 래치들은 3개씩 순차적으로 구동되어 제1 내지 제3 데이타 버스(D01 내지 D03)로부터 1승출력인 본의 R, G 및 B 화소데이터를 입력한다. 그리고 제2 래치어레이(44)에 포함된 2400개의 래치들은 각각 제1 래치어레이(42)의 2400개의 래치들로부터의 화소데이터들 동시에 입력하여 디멀티플렉서어레이(46)측으로 출력한다.

디멀티플렉서머레이(46)는 제2 래치머레이(44)로부터의 2400개의 화소데이터를 800개씩 구분하여 3회에 걸쳐 D-A변환기머레이(48)쪽으로 전송한다. 이를 위하여, 디멀티플렉서머레이(46)는 각각 제1 내지 제3 래치머레이(SL1 내지 SL3)으로부터의 제1 내지 제3 열원자어신호(SWS1 내지 SWS3)를 입력하여 800개의 디멀티플렉서물(DMP) 내지 DMP800)로 구성된다. 이들 800개의 디멀티플렉서물 각각은 제3도에서와 같이 1수평주기 동안 순차적으로 '1'의 논리값을 가지게되는 상기 제1 내지 제3 열원자어신호(SWS1 내지 SWS3)에 의해 제2 래치머레이(44)의 3개의 래치물로부터의 3개의 화소데이터를 순차적으로 D-A변환기머레이(48)쪽으로 전송한다. 이를 위하여, 800개의 디멀티플렉서물(DMP 내지 DMP800) 각각은 제1 내지 제3 열원자어신호(SWS1 내지 SWS3)를 게이트폭으로 분산입력하는 3조의 MOS-트랜지스터(MF)로 구성된다. 여기서, 3조의 MOS-트랜지스터(MF)는 화소데이터가 5비트의 경우 15개의 데이터에 하나 편익상 3개로 표현되었다. 하나의 디멀티플렉서(DMP)에 포함된 3조의 MOS-트랜지스터(MF)의 소스소들은 제2 래치머레이(44)에 포함된 3개의 래치에 각각 접속되고 그리고 이들 3조의 MOS-트랜지스터(MF)의 드레인들은 화소데이터의 비트별로 공통 접속된다. 아울러, 하나의 멀티플렉서(DMP)에 포함된 3조의 MOS-트랜지스터(MF)는 제1 내지 제3 열원자어신호(SWS1 내지 SWS3)에 의해 1수평기간동안 서로 순차적으로 턴-온되어 제2 래치머레이(44)의 해당 래치로부터의 화소데이터를 D-A 변환기머레이(46)쪽으로 전송한다. 그러면, D-A변환기머레이(48)는 디멀티플렉서머레이(46)로부터의 800개의 화소데이터 모두를 화소신호로 변환한다. 이를 위하여, D-A변환기머레이(48)는 감마보정부(50)로부터의 적어도 일정한 개수(예를 들면, 5개)의 변환소스신호를 공통적으로 입력하는 800개의 D-A변환기로 구성된다. 이들 800개의 D-A변화기를 각각은 해당 디멀티플렉서(DMP)로부터의 화소데이터의 논리값에 따라 감마보정부(50)로부터의 일정한 개수의 변환소스신호를 전부 또는 일부를 선택적으로 가산하여 의해 화소데이터에 마보정소 화소신호로 변환한다. 결과적으로, 800개의 D-A 변환기를 각각은 1수평주사기간에 3개의 화소데이터를 마보정소 화소신호로 변환하게 된다.

또한, 구동회로(40)는 0-A변 판기어러미(48)와 역전표시판별(30)의 데이터라인을(DL1 내지 DL2400)의 사이
에 직렬 접속된 출력중복기어러미(52)와 멀티플렉서어러미(54)를 구비한다. 출력중복기어러미(52)는 0-
A변 판기어러미(48)로부터의 800개의 화소신호를 일정한 중복률로 중복하고 그 중복된 800개의 화소신호를
멀티플렉서어러미(54)쪽으로 출력한다. 이를 위하여, 출력중복기어러미(54)도 0-A변 판기어러미(48)의 800-
개의 0-A변 판기어러미에 분산접속된 800개의 출력중복회로로 구성된다. 마지막으로, 멀티플렉서어러미(54)는
출력중복기어러미(52)로부터의 800개의 중복된 화소신호를 2400개의 데이터라인(DL1 내지 DL2400)에 800-
개의 데이터라인씩 3회에 걸쳐 순차적으로 전송한다. 이를 위하여, 멀티플렉서어러미(54)는 각각 제1 내
지 제3 제어라인(SL1 내지 SL3)로 부터의 제1 내지 제3 열선택어션호(SWS1 내지 SWS3)를 입력하는 800개
의 멀티플렉서어러미(MPI 내지 MP800)로 구성된다. 이들 800개의 멀티플렉서어러미(MPI 내지 MP800) 각각은 제3도어

10-0229380

서와 같이 1수평주기동안 순차적으로 "1"의 논리값을 가지게 되는 상기 제1 내지 제3 절환제어신호(SWS1 내지 SWS3)에 의해 출력증폭기어레이(52)로부터의 화소신호를 3개의 데이터라인(DL)에 순차적으로 전송한다. 이와 관련하여, 800개의 멀티플렉서들(MP) 내지 M(800) 각각은 제1 내지 제3 절환제어신호(SWS1 내지 SWS3)를 게이트로써 분산입력하는 3개의 MOS 트랜지스터(MS)로 구성된다. 하나의 멀티플렉서(MP)에 포함된 3개의 MOS 트랜지스터(MS)의 소오스들은 출력증폭기어레이(52)에 포함된 하나의 출력증폭기의 출력 단자에 공통적으로 접속되고, 이들의 드레인들은 3개의 데이터라인(DL)에 분산접속된다. 아울러, 하나의 멀티플렉서(MP)에 포함된 3개의 MOS 트랜지스터(MS)는 제1 내지 제3 절환제어신호(SWS1 내지 SWS3)에 의해 1수평기간동안 서로 순차적으로 턴-온되어 출력증폭기어레이(5)에 포함된 해당 출력증폭기로부터의 화소신호를 3개의 데이터라인(DL)에 분산공급한다.

상술한 바와 같이, 본 발명에 따른 디지털방식의 액정표시판넬 구동회로는 1라인분의 화소데이터를 일시적으로 보관하는 래치어레이와 화소데이터를 화소신호로 변환하는 D-A변환기어레이 사이에 디지털멀티플렉서어레이를 그리고, 출력증폭기어레이와 액정표시판넬의 데이터라인들 사이에 멀티플렉서를 설치함으로써 D-A 변환기와 출력증폭기의 갯수를 데이터라인의 수의 절반, 삼분의 일 또는 그 이하로 줄일 수 있다. 이에 따라, 본 발명에 따른 디지털 방식의 액정표시판넬 구동회로는 회로구성을 간소화함을 물론 순간 전력소모량을 줄일 수 있다. 아울러, 본 발명에 따른 디지털 방식의 액정표시판넬 구동회로는 멀티플렉서들 액정표시판넬에 탑재시켜 액정표시판넬의 인클라인의 수량을 감소시킬 수 있다.

이상 설명한 내용을 통해 당업자라면 본 발명의 기술사상을 일탈하지 아니하는 범위에서 다양한 변경 및 수정이 가능함을 알 수 있을 것이다. 따라서, 본 발명의 기술적 범위는 명세서의 상세한 설명에 기재된 내용으로 한정되는 것이 아니라 특허 청구의 범위에 의하여 정하여져야만 한다.

(57) 청구의 범위

청구항 1

수직 방향으로 배열된 n 개의 화소들에 공통적으로 접속되고 수평방향으로 나란하게 배열된 n 개의 데이터라인을 가지는 액정표시판넬과,

n 개의 화소데이터를 입력하여 일시적으로 보관하기 위한 기억소자어레이와,

상기 래치어레이로부터의 상기 n 개의 화소데이터를 k 개씩 순차적으로 아날로그 화소신호로 변환하기 위한 디지털-아날로그변환기어레이와,

상기 기억소자어레이와 상기 디지털-아날로그변환기어레이 사이에 접속되어 상기 기억소자어레이로부터의 상기 n 개의 화소데이터를 k 개의 화소데이터를 선택하고 그 선택된 k 개의 화소데이터를 상기 디지털-아날로그변환기어레이쪽으로 전달하기 위한 디지털멀티플렉서어레이와,

상기 디지털-아날로그변환기어레이와 상기 n 개의 데이터라인들 사이에 설치되어 상기 n 개의 데이터라인들 중 k 개의 데이터라인을 선택하고, 상기 디지털-아날로그변환기어레이로부터의 상기 k 개의 화소신호를 그 선택된 k 개의 데이터라인쪽으로 전달하기 위한 멀티플렉서어레이를 구비한 것을 특징으로 하는 디지털방식의 액정표시판넬 구동회로.

청구항 2

제1항에 있어서,

상기 디지털-아날로그변환기어레이와 상기 멀티플렉서어레이 사이에 설치되어 상기 디지털-아날로그변환기어레이로부터 상기 멀티플렉서어레이쪽으로 전송되는 상기 k 개의 화소신호를 완충하기 위한 출력증폭기어레이를 추가로 구비하는 것을 특징으로 하는 디지털방식의 액정표시판넬 구동회로.

청구항 3

제1항 또는 제2항에 있어서,

상기 멀티플렉서어레이는 상기 액정표시판넬의 인클라인의 수를 최소화하도록 상기 액정표시판넬에 탑재된 것을 특징으로 하는 디지털방식의 액정표시판넬 구동회로.

청구항 4

제3항에 있어서,

상기 디지털멀티플렉서어레이에 포함된 k 개의 디지털멀티플렉서와 상기 멀티플렉서어레이에 포함된 k 개의 멀티플렉서가 MOS 트랜지스터들로 구성되어진 것을 특징으로 하는 디지털 방식의 액정표시판넬 구동회로.

도면

10-0229380

図1

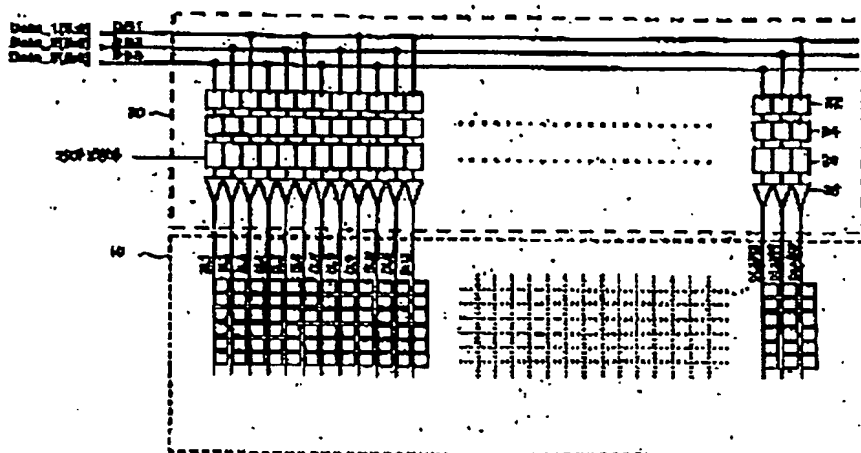
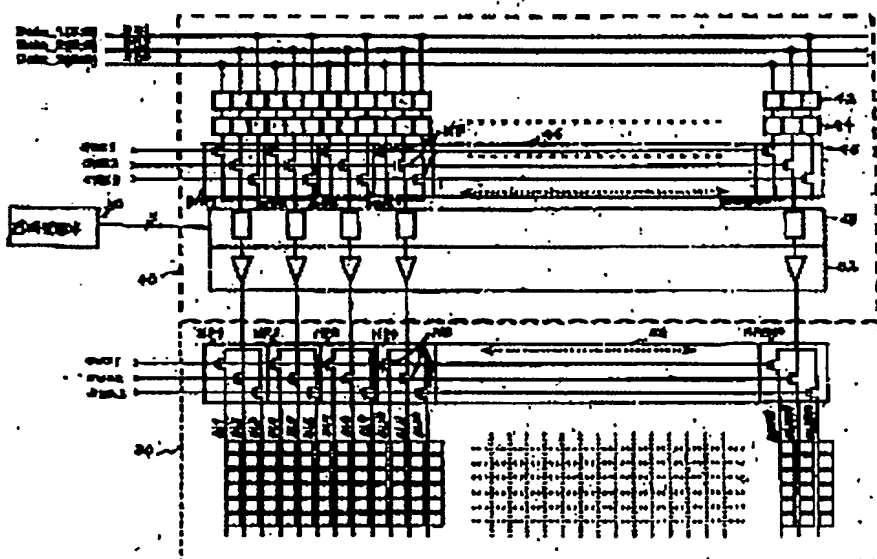
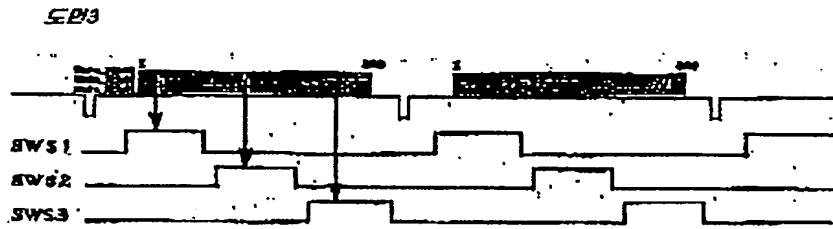


図2



10-0229380



6-9